



Maurizio Monteduro

AMPLIFICATORI C.C. 3

28 October 2004

Paragrafi di questo articolo:

- [Criteri di realizzazione](#)
- [Stadio intermedio](#)
- [Stadio finale](#)

Criteri di realizzazione

Possiamo, a questo punto, introdurre le specifiche a cui deve, generalmente, soddisfare un amplificatore per grandezze continue esaminandole una per una. Esse sono:

1) *Piccole derive termiche*

Il maggior responsabile delle derive termiche è il primo stadio, quindi dovrà essere un amplificatore differenziale il più simmetrico possibile; inoltre si vorranno avere bassi valori di I_b e I_{off} ma, come visto in precedenza:

$$I_b = \frac{I_0}{4} \cdot \left(\frac{1}{h_{fe1}} + \frac{1}{h_{fe2}} \right)$$
$$I_{off} = \frac{I_0}{2} \cdot \left(\frac{1}{h_{fe1}} - \frac{1}{h_{fe2}} \right)$$

quindi, per soddisfare questa ulteriore richiesta occorrerà polarizzare i transistor con una piccola I_0 .

Se il primo stadio presenta un'amplificazione elevata, superiore a diverse centinaia, le derive e gli offsets degli stadi successivi hanno poca importanza, in quanto esse vengono riportate all'ingresso divise per l'amplificazione del primo stadio. Se ciò non dovesse verificarsi, anche il secondo stadio dovrà essere differenziale per evitare che la sua deriva termica, riportata all'ingresso, sia comparabile o, peggio ancora, superiore a quella del primo stadio.

2) *Elevata dinamica d'ingresso per il modo comune*

La dinamica d'ingresso per il modo comune dipende dal primo stadio; per renderla massima occorre agire sia sulle resistenze di carico dei collettori, sia sul generatore

di corrente I_O . I carichi sui collettori devono sì presentare una bassa resistenza apparente (piccola caduta di tensione continua ai loro capi), ma un'elevatissima resistenza differenziale, è quindi opportuno sostituire alle resistenze lo specchio di corrente). Il generatore di corrente deve essere scelto in modo che richieda, per funzionare, una piccola caduta di tensione ai suoi capi, quindi la scelta cadrà ancora sullo specchio di corrente.

3) *Bassa cifra di rumore*

La possibilità di generare rumore è legata alla struttura stessa del transistor; in più, il rumore dipende dalla polarizzazione del componente. Senza approfondire ulteriormente l'argomento, è bene ricordare che i costruttori riportano, nei Data Sheets, la corrente di collettore a cui si ha la minima cifra di rumore. Quindi, per ottenere una bassa cifra di rumore, occorrerà polarizzare i transistor con valori di corrente di collettore vicini a quello dato. In genere questo valore è molto piccolo, dell'ordine della decina di mA, quindi anche la corrente I_O dovrà essere molto piccola. Considerando che il rumore è generato principalmente dal circuito con maggior amplificazione, bisognerà curare particolarmente la polarizzazione del primo stadio.

4) *Elevata impedenza differenziale d'ingresso*

Per avere un'alta impedenza differenziale d'ingresso, ricordando che $R_{id} \cong \frac{4 \cdot h_{fe} V_T}{I_O}$, occorrerà, una volta in più, imporre una piccola corrente I_O .

5) *Minima amplificazione di modo comune (cioè massima CMRR)*

L'amplificazione di modo comune A_c dipende essenzialmente dal primo stadio, occorre, quindi, che esso sia il più simmetrico possibile; inoltre, dato che $A_c \cong -\frac{R_c}{2 \cdot R_0}$, per ottenere un basso valore dell'amplificazione di modo comune, dovrà essere usata particolare attenzione nella progettazione del generatore di corrente I_O .

6) *Elevata impedenza d'ingresso per il modo comune*

Per avere alta impedenza d'ingresso per il modo comune, occorre realizzare al meglio il generatore di corrente continua che alimenta gli emettitori dei transistor del differenziale in quanto $R_{ic} \cong R_0 \cdot (1 + h_{fe})$

7) *Elevata amplificazione differenziale*

In un amplificatore per grandezze continue, l'amplificazione globale è il prodotto delle amplificazioni dei singoli stadi che lo costituiscono. È però opportuno, onde evitare il più possibile l'influenza di offsets, di derive e del rumore degli stadi successivi, che il primo stadio abbia, da solo, una amplificazione molto più elevata degli altri. Dato che ciò è ottenuto rendendo grande il prodotto $R_c \cdot \frac{I_0}{2}$, per non diminuire la dinamica d'ingresso aumentando il valore delle resistenze di collettore R_c , sarà opportuno sostituire il carico resistivo con uno specchio di corrente che ha il pregio di unire ad un'alta resistenza differenziale una bassa resistenza apparente.

8) Elevata velocità ovvero elevata "Slew-rate"

Per costituzione intrinseca del transistor, non possiamo prescindere dalle capacità parassite, che danno fastidio riducendo la velocità di risposta dell'elemento attivo. Ora, la velocità di variazione della tensione d'uscita è data, come per la più usuale velocità ds/dt , dalla variazione di V_u al variare del tempo. In formule:

$$SR = \frac{\Delta V_u}{\Delta t}$$

essendo SR la Slew rate. Dalla fisica sappiamo che

$$\frac{dV}{dt} = \frac{i(t)}{C},$$

indicando con C la capacità del condensatore considerato. Visto che in un circuito differenziale la massima corrente che può circolare in un transistor è pari a I_0 (questo nell'ipotesi che l'altro transistor sia interdetto) vediamo che

$$SR = \frac{I_0}{C}.$$

Questo significa che per avere un'elevata Slew Rate occorre avere una corrente di polarizzazione il più alta possibile, contrariamente a tutte le altre esigenze finora considerate. Per fortuna ci viene in aiuto la tecnologia che ci propone da una parte i FET, con corrente di gate praticamente nulla (è la corrente di saturazione inversa della giunzione gate-source) e svincolata dalla corrente I_0 ed elevatissima impedenza d'ingresso, dall'altra i cosiddetti transistor "superbeta" che hanno un β elevatissimo, dell'ordine delle migliaia. Con l'uso dei FET si riescono ad ottenere velocità d'uscita dell'ordine delle migliaia di Volt al microsecondo.

9) Bassa impedenza d'uscita

Il compito di fornire una bassa impedenza d'uscita sarà svolto essenzialmente dallo stadio finale.

10) *Tensione nominale d'uscita di 0 V*

Si ottiene una tensione nominale d'uscita di 0 V, con ingressi a massa, dimensionando opportunamente gli stadi successivi al primo, in modo da realizzare il necessario scalamento dei livelli di tensione. Agli stadi successivi al primo è affidato anche il compito di aumentare l'amplificazione globale.

11) *Elevata dinamica d'uscita*

L'elevata dinamica d'uscita, che dipende essenzialmente dallo stadio finale, è funzione della resistenza di carico. Occorre, tuttavia, controllare che gli stadi precedenti rimangano in linearità per tutta l'escursione di tensione consentita al segnale d'uscita.

12) *Elevato rendimento di potenza*

Anche il rendimento di potenza dell'amplificatore, definito come il rapporto fra la potenza fornita al carico e quella assorbita dall'alimentazione, dipende soprattutto dalla cura con cui è stato progettato l'ultimo stadio.

Stadio intermedio

Come già accennato gli amplificatori per grandezze continue sono composti da più di uno stadio. Avendo già analizzato in dettaglio lo stadio iniziale, esaminiamo ora quello intermedio.

Scopi principali dello stadio intermedio sono contribuire all'incremento del guadagno di tensione totale dell'amplificatore senza peggiorare slew rate e derive, adattare l'impedenza d'uscita dello stadio d'ingresso con l'impedenza d'ingresso dello stadio finale ed effettuare lo scalamento in tensione per poter avere uscita nulla quando gli ingressi siano cortocircuitati.

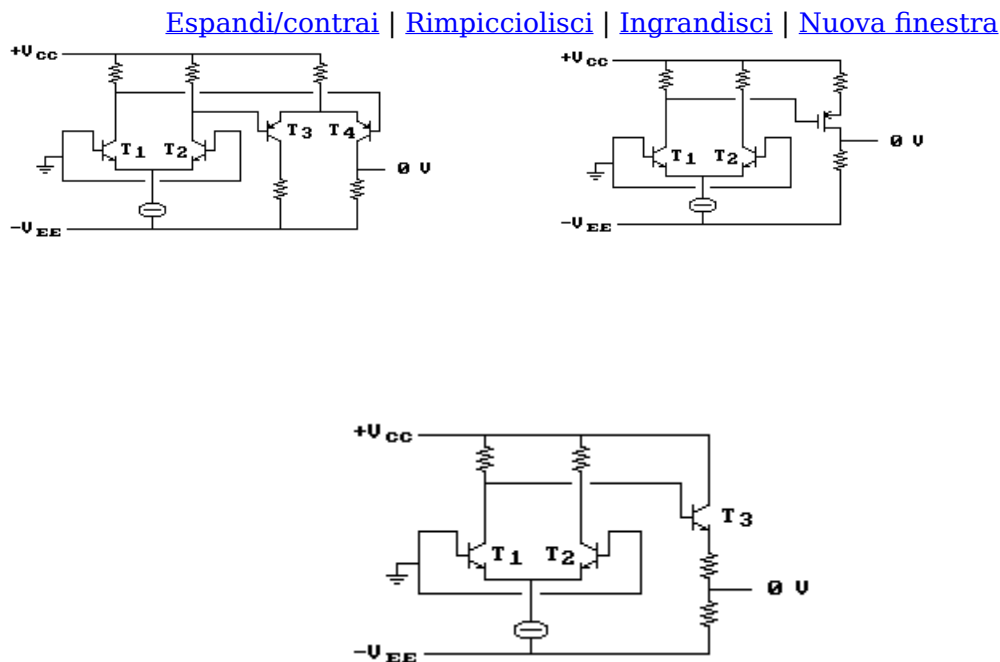
Per questo stadio si possono utilizzare sia l'amplificatore differenziale che circuiti a singolo transistor, la scelta fra i due tipi di soluzione si basa soprattutto sulla necessità di mantenere alto il rapporto di reiezione di modo comune (CMRR) e di minimizzare gli effetti che il circuito stesso pone presentandosi come carico, in continua, per lo stadio precedente.

Come abbiamo visto il CMRR è imposto dallo stadio differenziale d'ingresso. Quindi la realizzazione dello stadio intermedio con circuiterie non differenziali, cioè a singolo transistor, non potrà influenzare, e quindi migliorare, il CMRR totale. Questo tipo di considerazione, ci fa protendere verso l'uso, per questo stadio, di un amplificatore differenziale. Bisogna, però, tener presente che circuiti di questo tipo generano, se non ben bilanciati, delle tensioni di offset che vengono interpretate come segnali differenziali dagli stadi successivi. Di ciò, e degli effetti di carico introdotti, bisognerà

tenere in doveroso conto, ricorrendo, per la sua realizzazione, alle tecniche di minimizzazione degli offsets che abbiamo visto nel dettaglio in precedenza.

Normalmente la scelta cade o su due stadi differenziali di moderato guadagno, oppure su uno stadio differenziale ad alto guadagno seguito da uno stadio formato da un singolo transistor.

In conclusione le soluzioni maggiormente adottate per lo stadio intermedio sono: differenziali a transistors bipolari o a FETs, amplificatori ad emettitore comune, ovvero source comune, ed emitter follower, ovvero source follower. Ognuno dei circuiti qui elencati provvede allo scalamento del livello di tensione, come è rappresentato dalle illustrazioni seguenti:

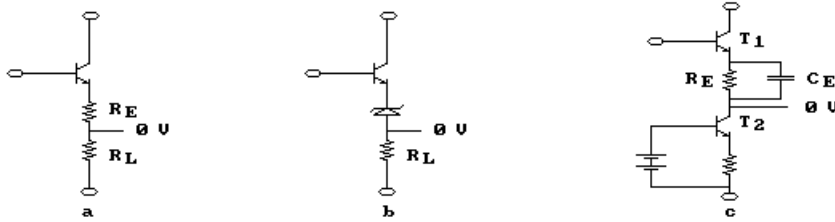


Per lo stadio differenziale lo spostamento del livello è ottenuto usando transistors di tipo PNP, in questo modo la necessaria caduta di tensione è dovuta alla differenza di potenziale fra collettore e base dei transistors T_3 e T_4 .

Una situazione analoga si presenta per lo stadio a source comune, dove lo scalamento è dovuto alla tensione di polarizzazione fra gate e drain.

Nell'emitter follower lo slittamento del livello è ottenuto tramite un partitore di tensione. Occorre, però, specificare che l'uso di questo artificio riduce il guadagno di tensione; per ovviare all'inconveniente si possono utilizzare diverse soluzioni, alcune delle quali sono riportate nella figura seguente:

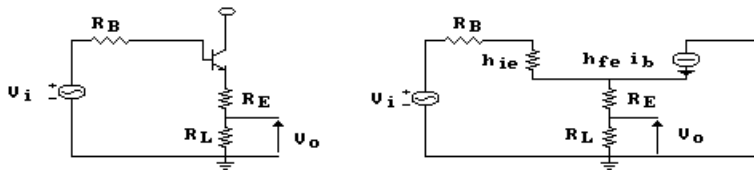
[Espandi/contrai](#) | [Rimpicciolisci](#) | [Ingrandisci](#) | [Nuova finestra](#)



L'impedenza del diodo zener della seconda immagine è piccola in confronto ad R_L , quindi, in questo modo, si riesce a limitare la perdita di guadagno; tuttavia il rumore introdotto dallo zener può peggiorare le prestazioni dell'amplificatore. In alternativa si può modificare il partitore di tensione inserendo, al posto della resistenza di carico R_L , un pozzo di corrente che, notoriamente, presenta resistenza d'uscita molto alta, ottenendo, così, il circuito di fig. c. Il condensatore C_E è stato inserito per compensare l'effetto della capacità di giunzione vista dal collettore di T_2 , che alle alte frequenze cortocircuiterà la resistenza d'uscita del generatore di corrente.

Esaminiamo, ora, in dettaglio, uno stadio intermedio ad emitter follower. Chiaramente i risultati ottenuti varranno, con le ovvie modifiche, per ognuno dei circuiti riportati in figura.

[Espandi/contrai](#) | [Rimpicciolisci](#) | [Ingrandisci](#) | [Nuova finestra](#)



Ricordiamo qui di seguito solo le formule principali, dato che il circuito sarà sicuramente noto al lettore. Nel ricavare queste espressioni abbiamo trascurato i parametri h_{oe} ed h_{re} e li trascureremo anche nella restante parte della trattazione.

Il guadagno di tensione totale sarà:

$$A_v = \frac{(1+h_{fe}) \cdot (R_E + R_L)}{R_B + h_{ie} + (1+h_{fe}) \cdot (R_E + R_L)} \cdot \frac{R_L}{(R_E + R_L)}$$

é da notare come il partitore di tensione d'uscita riduca il guadagno di tensione che, come noto, per questo circuito è già minore di uno.

La resistenza d'ingresso è data da:

$$R_i = R_B + h_{ie} + (1 + h_{fe}) \cdot (R_E + R_L)$$

La resistenza d'uscita sarà uguale a:

$$R_{out} = \left(\frac{R_B + h_{ie}}{1 + h_{fe}} + R_E \right) // R_L$$

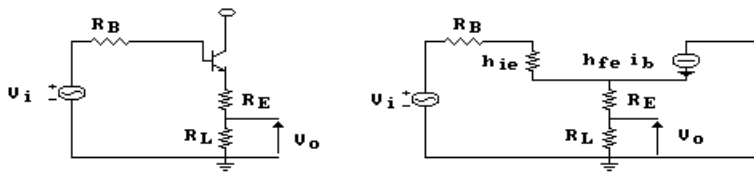
Notiamo che aumentando R_L si può migliorare il rapporto di partizione d'uscita, migliorando, di conseguenza, il guadagno di tensione, ma la resistenza d'uscita avrà un valore comunque basso, sempre più prossimo ad R_E mano a mano che R_L aumenterà.

Il guadagno di corrente è espresso dalla relazione:

$$A_i = (1 + h_{fe})$$

Vediamo qui di seguito, uno stadio intermedio ad emettitore comune:

[Espandi/contrai](#) | [Rimpicciolisci](#) | [Ingrandisci](#) | [Nuova finestra](#)



Anche di questo circuito forniremo solo le formule principali, essendo, sicuramente, noto.

Il guadagno di tensione è:

$$A_v = \frac{h_{fe} \cdot R_c}{R_B + h_{ie} + R_E \cdot (1 + h_{fe})}$$

La resistenza d'ingresso è fornita da:

$$R_i = R_B + h_{ie} + R_E \cdot (1 + h_{fe})$$

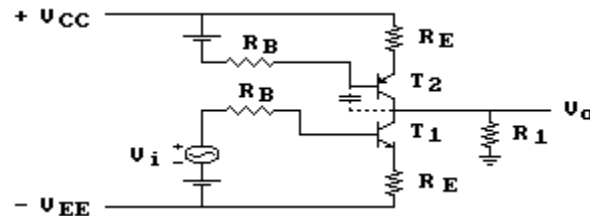
La resistenza d'uscita sarà espressa come:

$$R_{out} = R_c$$

Il guadagno di corrente risulta:

$$A_i = -h_{fe}$$

Se desiderassimo migliorare il guadagno di tensione di questo circuito potremmo utilizzare, al posto della resistenza di carico R_C , un pozzo di corrente, ottenendo lo schema riportato infigura:



La resistenza dinamica d'uscita del pozzo di corrente è notoriamente alta e si comporta come una resistenza di carico di valore elevato. Il guadagno, proporzionale alla resistenza di collettore, risulta così aumentato.

Tenendo però presente il valore relativamente basso della resistenza differenziale del circuito stesso, fra i collettori ed il morsetto positivo dell'alimentazione non si avrà più quella forte caduta di tensione che avrebbe avuto luogo utilizzando una resistenza di pari valore, così facendo abbiamo migliorato anche la dinamica d'uscita.

Gli svantaggi che, purtroppo, accompagnano l'uso di tale stratagemma, sono legati a problemi di riduzione della banda passante e della resistenza d'ingresso, che si vorrebbe alta per non permettere fenomeni di partizione di tensione con lo stadio precedente. Consideriamo la figura precedente; in essa è rappresentata la capacità di giunzione fra base e collettore che si pone in parallelo alla resistenza d'uscita del generatore di corrente. Quindi sul collettore di T_1 , al posto della resistenza R_C , dovremo considerare l'impedenza Z_C che, inserendo un polo a frequenze relativamente basse, ha l'effetto di ridurre la banda passante.

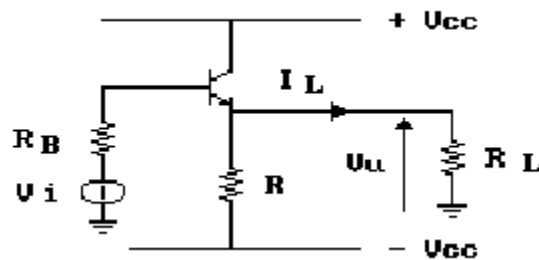
Stadio finale

Come è già stato evidenziato, allo stadio finale è assegnato il compito di presentare:

- 1) Bassa impedenza d'uscita
- 2) Elevata dinamica per il segnale in uscita

3) Elevato rendimento di potenza.

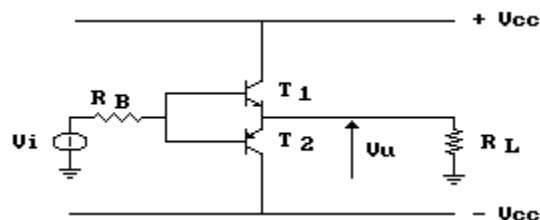
Esaminiamo queste tre specifiche: per rendere bassa la resistenza d'uscita possiamo utilizzare un transistor a collettore comune però, affinché il segnale venga riprodotto fedelmente, ovvero con la minor distorsione possibile, occorre che l'amplificatore funzioni in classe A.



Si dice che un amplificatore funziona in classe A quando la corrente I_L è fornita al carico per l'intero periodo del segnale, supposto sinusoidale, ovvero per un angolo q_C di conduzione pari a 2π . Perchè, questo sia possibile bisogna polarizzare il transistor al centro della zona lineare delle caratteristiche, preoccupandoci che il punto di funzionamento non vada ad interessare, nella sua escursione, zone di non linearità (saturazione ed interdizione); ma ciò comporta la necessità di imporre correnti di emettitore abbastanza elevate. Quindi, anche in assenza di segnale, viene assorbita dall'alimentazione una potenza non trascurabile; questa circostanza limita pesantemente il rendimento di potenza del circuito.

Per aggirare il problema possiamo considerare l'ipotesi di utilizzare amplificatori in classe B. Si dice che un amplificatore funziona in classe B se, in corrispondenza di un'eccitazione sinusoidale, il carico è percorso da corrente solo per metà periodo.

Possiamo quindi realizzare lo stadio finale utilizzando una coppia di transistor complementari, cioè NPN e PNP, in configurazione *push-pull* come mostrato in figura, dove con il generatore V_i e con la resistenza R_B si è voluto indicare l'equivalente Thevenin degli stadi precedenti.



Se la tensione d'ingresso è positiva e superiore alla tensione di soglia V_S del transistor ($V_S = 0,6$ per il silicio e $V_S = 0,2$ per il germanio) sarà in conduzione

il transistor NPN T_1 , mentre T_2 sarà interdetto; se, al contrario, V_i è negativa ed in valore assoluto maggiore di V_S condurrà il transistor PNP T_2 , mentre T_1 sarà interdetto. Ogni transistor, quando è in conduzione, si comporta come un normale stadio a collettore comune, trasferendo tutta la corrente che lo percorre al carico.

La potenza apparente è data dal prodotto dei valori efficaci della tensione e della corrente.

Come noto, la definizione di valore efficace di una grandezza periodica $x(t)$ di periodo T è data da:

$$X = \sqrt{\frac{1}{T} \cdot \int_t^{t+T} x(t)^2 dt}$$

Questa relazione, come noto, si riduce, nel caso di $x(t)$ sinusoidale, al rapporto fra il suo valore massimo X_m e $\sqrt{2}$

Pertanto, un amplificatore in classe B in configurazione push-pull, in presenza del segnale d'ingresso, cederà al carico la potenza P_L data dalla relazione:

$$P_L = \frac{V_m}{\sqrt{2}} \cdot \frac{I_m}{\sqrt{2}} = \frac{V_m \cdot I_m}{2}$$

dove I_m e V_m sono i valori di picco, rispettivamente, della corrente e della tensione.

La corrente che il collettore di ogni transistor sotto carico assorbe dall'alimentazione, è data dal valor medio del segnale sinusoidale d'ingresso calcolato sul semiperiodo, pertanto sarà pari a:

$$I_c = \frac{I_m}{\pi}$$

Quindi i transistor assorbiranno dall'alimentazione la potenza P_A pari a:

$$P_A = 2 \cdot \frac{I_m \cdot V_{CC}}{\pi}$$

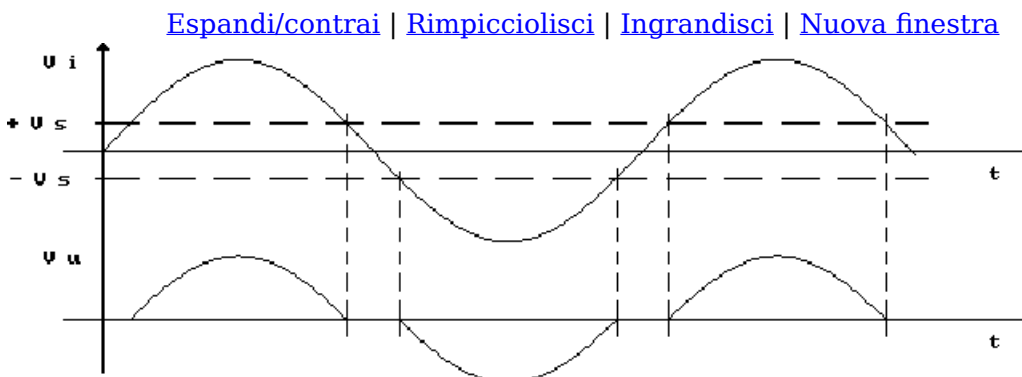
Il fattore 2 in questa formula si deve al fatto che il sistema è composto da due transistor.

Il rendimento h del circuito, calcolato come il rapporto fra la potenza P_L ceduta al carico e la potenza P_A assorbita dall'alimentazione, viene quindi ad essere espresso dalla relazione:

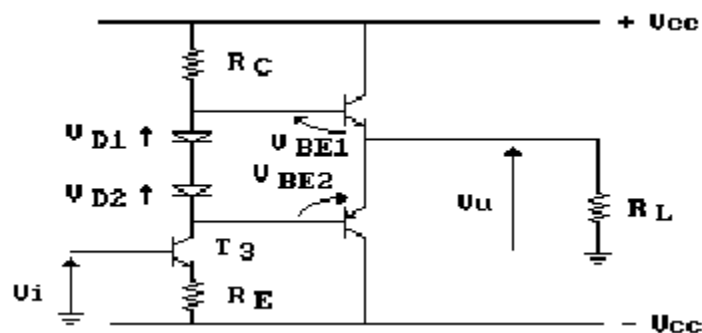
$$\eta = \frac{P_L}{P_A} = \frac{\pi \cdot V_m}{4 \cdot V_{CC}} \cong 0.78 \frac{V_m}{V_{CC}}$$

Ritenendo trascurabile la tensione fra collettore ed emettitore del transistor, possiamo considerare $V_m \approx V_{CC}$. In questo caso il rendimento è massimo e risulta pari circa a 0,78. Il risultato raggiunto, confrontato con quello di un amplificatore in classe A pari a circa 0.25, giustifica la scelta di un sistema push-pull in classe B per lo stadio finale.

Il fatto che i transistor conducano solo quando la tensione fra base ed emettitore V_{BE} supera il valore di soglia V_S , comporta che vi sia una fascia di tensione, intorno al valore di 0 Volt, in cui entrambi i transistor sono interdetti. In questo modo la forma d'onda del segnale d'uscita presenterà una distorsione, detta di "cross-over", o di "attraversamento", che è riportata nella figura seguente.



Per eliminare questo inconveniente possiamo dare alle basi dei transistor una caduta di potenziale tale da compensare le tensioni di soglia V_S e realizzare il circuito rappresentato in figura.



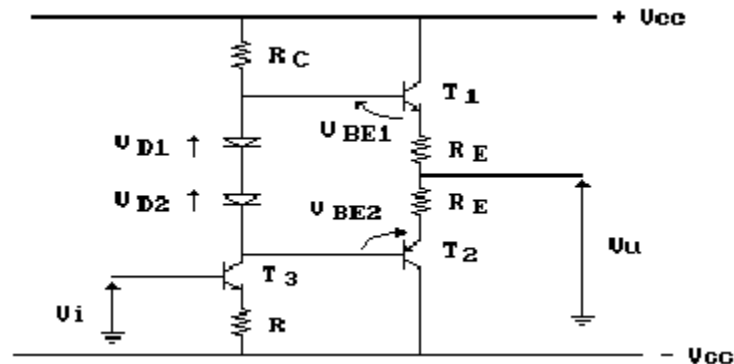
I diodi polarizzati direttamente conducono avendo ai loro capi una caduta di tensione pari a V_D , circa uguale alla tensione di soglia V_S dei transistor. Le tensioni V_D e V_{BE} , come mostra la figura, si sommano algebricamente con l'effetto di compensare le tensioni di soglia e permettere ai transistor di condurre per qualunque valore di tensione del segnale d'ingresso.

La soluzione circuitale adottata ci permette, quindi, di riprodurre all'uscita un segnale privo della distorsione di cross-over.

è da notare inoltre che le derivate termiche delle tensioni sui diodi sono circa uguali a quelle dei transistor, quindi il sistema risulta largamente indipendente dalla temperatura.

Nel circuito visto, il transistor T_3 , connesso ad emettitore comune, costituisce lo stadio pilota.

Lo stadio finale deve anche essere protetto da cortocircuiti accidentali sia verso massa sia verso le alimentazioni. A questo scopo possiamo inserire sugli emettitori dei transistor delle resistenze di protezione come mostrato nella figura seguente.



Le resistenze R_E permettono ai transistor di dissipare, senza danni, l'elevata potenza che interviene in caso di cortocircuito.

Infatti, la potenza dissipata da ogni transistor è data da:

$$P_D = V_{CE} \cdot I_C + V_{BE} \cdot I_B \cong V_{CE} \cdot I_C$$

Nel caso in cui l'uscita venga accidentalmente cortocircuitata a massa, risolvendo l'equazione alla corrispondente maglia, possiamo scrivere:

$$V_{CE} = V_{CC} - I_E \cdot R_E \cong V_{CC} - I_C \cdot R_E$$

da cui, sostituendo nella relazione precedente, ricaviamo:

$$P_D = I_C \cdot V_{CC} - I_C^2 \cdot R_E$$

Questa relazione rappresenta una parabola con concavità rivolta verso il basso e, pertanto, presenta un massimo in corrispondenza del vertice.

Dalla geometria analitica possiamo immediatamente ricavarne le coordinate pari a:

$$I_C = \frac{V_{CC}}{2 \cdot R_E};$$

$$P_D = \frac{V_{CC}^2}{4 \cdot R_E}$$

L'ordinata del vertice rappresenta la potenza massima dissipata dal transistor, che dovrà essere inferiore alla potenza massima dissipabile, P_{max} , alla massima temperatura prevista per il suo funzionamento. Allora possiamo scrivere:

$$P_{max} > \frac{V_{CC}^2}{4 \cdot R_E}$$

quindi:

$$R_E > \frac{V_{CC}^2}{4 \cdot P_{max}}$$

Le resistenze R_E si trovano in serie al segnale d'uscita, pertanto aumentano la resistenza d'uscita dello stadio finale e, tramite la caduta su di esse, provocano una diminuzione della dinamica. Dobbiamo valutare, però, un altro effetto dovuto alla presenza delle resistenze d'emettitore. Supponiamo che sia $V_U > 0$, cosa che si verifica quando il segnale di ingresso è tale da mandare in conduzione il transistor T_1 . T_2 , in questa circostanza, dovrebbe essere interdetto, quindi la V_{BE2} deve essere minore della sua V_S . V_{BE2} , però, è, dall'equazione alla maglia interna, pari a:

$$V_{BE2} = -V_{BE1} + V_{D1} + V_{D2} = V_{S2}$$

Se questa tensione, a causa delle inevitabili tolleranze sulle varie giunzioni, fosse maggiore di V_{S2} , il transistor T_2 sarebbe già in conduzione e non al limite dell'interdizione. Ciò significa che, per il tempo necessario al segnale per attraversare l'intorno di 0 V (+ V_S), entrambi i transistor sono in conduzione, quindi assorbono corrente, abbassando, in tal modo, il rendimento totale.

Inserendo le resistenze d'emettitore il bilancio della maglia diviene:

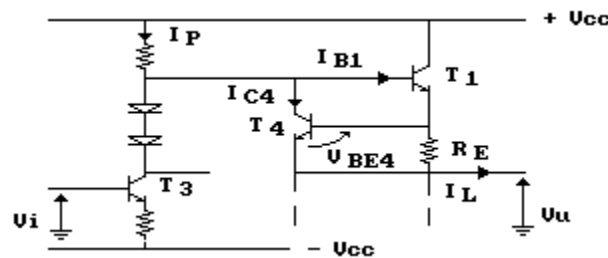
$$V_{BE1} - V_{D1} - V_{D2} + V_{BE2} + I_L \cdot R_{E1} = 0$$

da cui ricaviamo:

$$V_{BE2} = -V_{BE1} + V_{D1} + V_{D2} - I_L \cdot R_{E1}$$

Questa relazione differisce dalla precedente per il termine di contropolarizzazione $I_L R_{E1}$ che porterà V_{BE2} ad essere sicuramente minore di V_{S2} garantendo, quindi, l'interdizione del transistor e migliorando il rendimento globale dell'amplificatore.

L'incremento della resistenza d'uscita e la diminuzione della dinamica, introdotte da questa protezione, potrebbero, però, risultare inaccettabili. Per ridurre il valore della resistenza di emettitore, possiamo o ricorrere all'uso di un dissipatore di calore, per permettere ai transistor di dissipare maggior potenza, o ricorrere all'uso di appositi circuiti di protezione. Un esempio in tal senso è costituito dal circuito illustrato in figura .



Questo tipo di protezione viene definito "protezione attiva". L'azione di questo circuito si può spiegare in questo modo: il transistor T_4 non entra in conduzione fino a quando la sua V_{BE} non supera la soglia V_S , in questo caso, dall'analisi del circuito, risulta che $V_{BE4} = R_E \cdot I_L$. Quindi occorre dimensionare la resistenza R_E in modo tale che la caduta di tensione ai suoi capi superi la soglia V_S solo quando la corrente sul carico raggiunge un valore limite fissato I_{max} superato il quale T_4 entra in conduzione sottraendo la corrente I_{C4} dalla base di T_1 , inoltre ogni aumento della corrente I_L provoca un incremento della tensione V_{BE4} , con conseguente aumento della corrente di collettore I_{C4} , che limita ulteriormente la corrente di base I_{B1} . Infatti:

$$V_{BE4} = I_L \cdot R_E = V_T \cdot \ln \frac{I_{E4}}{I_{S4}}$$

quindi, essendo $I_{E4} \cong I_{C4}$ possiamo asserire che

$$I_{C4} = I_{S4} \cdot e^{\frac{I_L \cdot R_E}{V_T}}$$

Essendo $I_{B1} = I_P - I_D - I_{C4}$, si nota come, all'aumento di I_L , aumenti anche I_{C4} e, quindi, diminuisca I_{B1} facendo diminuire la stessa I_L .

In ultima analisi il circuito formato dai due transistors, T_1 e T_4 , è un sistema reazionato negativamente in grado di controllare e limitare la corrente d'uscita dell'amplificatore.

Il valore massimo della corrente sul carico I_{max} è dato dalla seguente relazione:

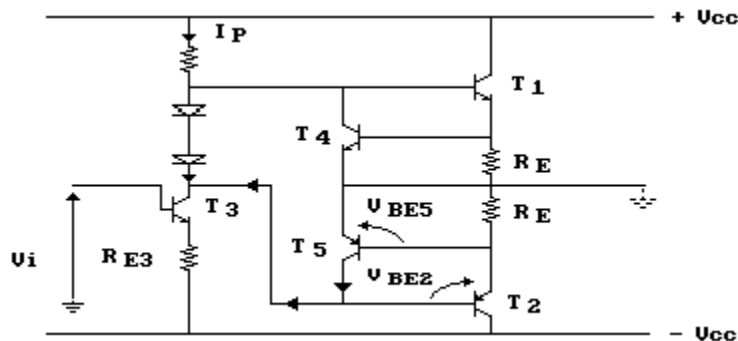
$$I_{max} \cong \frac{V_{BE1}}{R_E} = \frac{0.6}{R_E}$$

Da questa relazione si nota come la dinamica d'uscita venga diminuita, a causa del circuito di protezione, al massimo di 1.2V, inoltre la resistenza d'emettitore, necessaria per limitare la corrente, ha un valore modesto che aumenta di poco la resistenza d'uscita dell'amplificatore.

Bisogna osservare che, essendo $P_D \cong I_C \cdot V_{CE}$, bisognerà tenere in conto eventuali cortocircuiti anche fra l'uscita ed il negativo dell'alimentazione che possono portare la V_{CE} ad un valore pari a $2 \cdot V_{CC} - 0.6$. La I_{max} sarà pertanto fornita dalla relazione:

$$I_{max} \leq \frac{P_{D_{max}}}{2 \cdot V_{CC} - 0.6}$$

Una simile soluzione circuitale, purtroppo, può essere utilizzata solo per la massima corrente positiva d'uscita. Se utilizzassimo il circuito riportato nella figura seguente e se si verificasse un cortocircuito accidentale fra uscita e massa, o peggio, col positivo dell'alimentazione, T_3 dovrebbe sopportare una corrente di collettore decisamente elevata.



Vediamo, infatti, che se l'uscita viene connessa direttamente a massa lo è anche l'emettitore di T_5 che, a meno delle cadute di tensione V_{BE5} e V_{BE2} , porta a potenziale

di massa il collettore di T₃. In questa situazione tutta la tensione di alimentazione - V_{CC} verrebbe a trovarsi su T₂ ed R_{E3}. A questo proposito consideriamo l'equazione alla maglia formata dai transistor T₃, T₄ e T₅ con l'uscita cortocircuitata a massa, avremo:

$$V_{RE3} + V_{CE3} = V_{CC} - V_{BE5} - V_{BE2}$$

da questa relazione otteniamo:

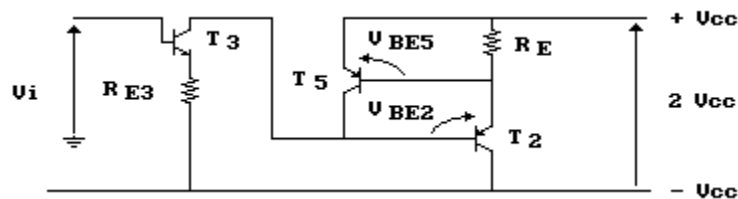
$$V_{RE3} = V_{CC} - V_{BE2} - V_{BE5} - V_{CE3}$$

Ricaviamo, ora, la corrente di collettore del transistor T₃, questa sarà, come noto, circa uguale alla corrente di emettitore dello stesso transistor quindi posso scrivere:

$$I_{C3} \cong I_{E3} = \frac{V_{RE3}}{R_{E3}} = \frac{V_{CC} - V_{BE2} - V_{BE5} - V_{CE3}}{R_{E3}}$$

Se la potenza massima dissipabile dal transistor, P_{Dmax}, è maggiore della potenza P_D = V_{CE3} · I_{C3}, dove la I_{C3} è fornita dalla relazione poc'anzi vista, le protezioni introdotte nel circuito della figura precedente garantiscono il corretto funzionamento del dispositivo. In caso contrario occorre dissipare potenza tramite un dissipatore di calore.

Supponiamo, ora, di creare un cortocircuito fra l'uscita ed il positivo dell'alimentazione, avremo la situazione illustrata nella figura a seguire:



Considerando l'equazione alla maglia possiamo scrivere:

$$V_{RE3} + V_{CE3} = 2 \cdot V_{CC} - V_{BE5} - V_{BE2}$$

ricavando V_{RE3} otteniamo:

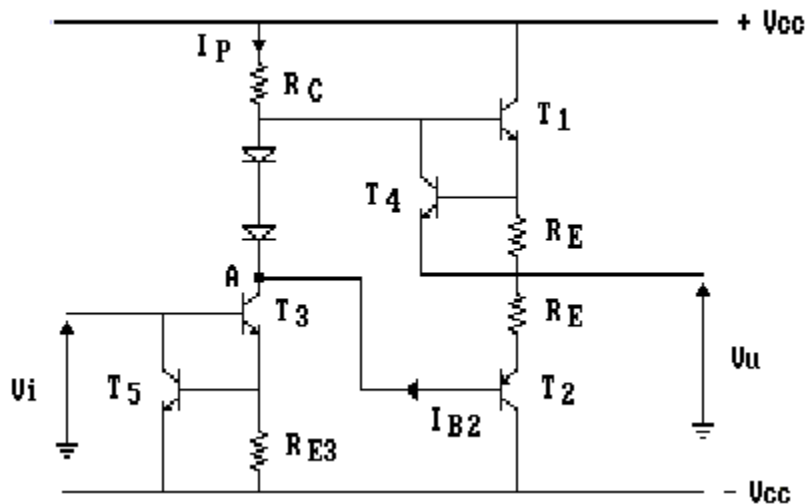
$$V_{RE3} = 2 \cdot V_{CC} - V_{BE2} - V_{BE5} - V_{CE3}$$

inoltre considerando che I_{E3} @ I_{C3} vale la seguente relazione:

$$I_{C3} \cong I_{E3} = \frac{V_{RE3}}{R_{E3}} = \frac{V_{CC} - V_{BE2} - V_{BE3} - V_{CE3}}{R_{E3}}$$

Ancora una volta se la potenza massima dissipabile dal transistor è superiore alla potenza che occorre dissipare, la soluzione circuitale adottata in figura ci assicura il corretto funzionamento dell'amplificatore; qualora ciò non si verifichi bisogna dissipare la potenza in eccesso tramite un dissipatore di calore.

Allo scopo di non sovraccaricare il pilota possiamo cambiare tipo di protezione e realizzare il circuito di seguito illustrato.



Ad una prima analisi, questo circuito offre una buona protezione attiva; infatti un aumento della corrente di emettitore di T2 comporta l'incremento della I_{B2} e di conseguenza della I_{C3} . Ma ad una corrente elevata nel transistor pilota, consegue una tensione ai capi di R_{E3} tale da portare in conduzione T5 che, sottraendo corrente alla base di T3, lo porta verso l'interdizione senza, però, spegnerlo.

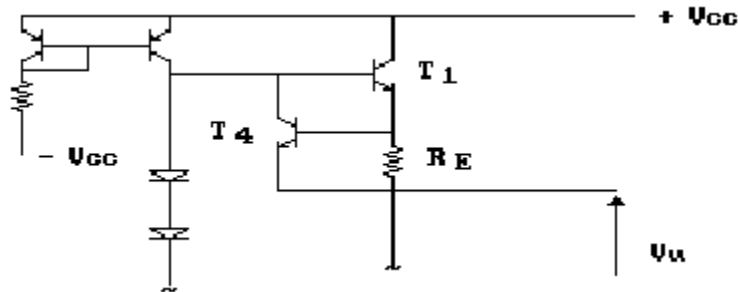
Facciamo, ora, alcune considerazioni sulle correnti nei transistor T2 e T3. Dobbiamo

fare in modo che la corrente I_{C3} non sia superiore sia a $\frac{P_{D_{max}}}{V_{CE3}}$ che a I_{C3max} . Occorre, inoltre, che anche il transistor T2, al limite superiore della dinamica, non sia attraversato da una corrente eccessiva.

Tenendo presente che, in queste condizioni, T1 è interdetto la legge di Kirchhoff, applicata al nodo A, ci permette di scrivere:

$$I_{C3} = I_P + I_{B2}$$

Per abbassare la corrente I_{B2} posso, allora, agire solo su I_{C3} a patto che sia costante la I_P . Per poter ottenere una corrente costante, penso allora di sostituire la resistenza R_C con un generatore di corrente o, meglio ancora, con uno specchio di corrente:



La corrente I_{B2} è legata alla corrente d'uscita dalla relazione:

$$I_{B2} \cong \frac{I_L}{h_{fe2}}$$

che sostituita nella equazione vista prima fornisce:

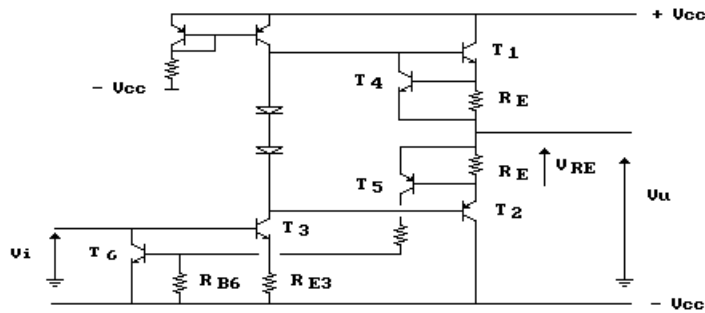
$$I_{C3} = I_P + \frac{I_L}{h_{FE2}}$$

cioè

$$I_L = h_{FE2} \cdot (I_{C3} + I_P)$$

Quindi, limitando la corrente di collettore del transistor pilota (I_{C3}), sarei in grado di limitare la massima corrente d'uscita, ma il termine h_{FE} varia in funzione della corrente di collettore $I_{C2} @ I_L$, pertanto l'aver utilizzato il transistor T_5 in reazione al T_3 riesce, sicuramente, a limitare la corrente in quest'ultimo, ma non può garantire la protezione del transistor finale. Per ovviare a questo inconveniente posso inserire un transistor sull'emettitore di T_2 secondo lo schema della figura .

[Espandi/contrai](#) | [Rimpicciolisci](#) | [Ingrandisci](#) | [Nuova finestra](#)



Con questo circuito la corrente I_{E2} comanda direttamente il transistor T_5 che entra in conduzione allorchè, la tensione V_{RE} diviene maggiore di 0.6 V. Ora, la corrente di collettore di T_5 fluisce in R_{B6} e, non appena la caduta ai suoi capi raggiunge e supera la tensione di soglia (0.6V circa) del transistor T_6 , porta questi in conduzione, facendo sì che la sua corrente di collettore riduca la corrente di base di T_3 diminuendo I_{C3} e, quindi, I_{B2} . Pertanto il controllo della corrente d'uscita risulta indipendente dal termine h_{FE2} rendendo più affidabile l'effetto protettivo.