



Volfango Furgani

DOMANDE DIGITALI

23 August 2002

global \$id,\$section; ?>

Domande:

- [Segnali](#)
- [Algebra di Boole e porte logiche](#)
- [Circuiti combinatori complessi](#)
- [Decoder e demux, mux, rom, encoder](#)
- [Introduzione all'elettronica analogica](#)
- [Alimentatori come esempio di circuito elettronico a più elementi](#)
- [Realizzazione elettronica di porte logiche con diodi e bjt](#)
- [Circuiti sequenziali](#)
- [Circuiti sequenziali complessi, cioè contatori, registri e memorie](#)

Segnali

- 1) Scopo del corso. Proponi un esempio inedito di problema logico con operazione and od or. [R1](#) [R2](#)
- 2) Definizione di segnale, segnale analogico e di segnale digitale. Grafici. [R1](#)
- 3) Fai due esempi di segnali digitali non binari motivando la risposta. [R1](#) [R2](#)
- 4) Il concetto d'informazione e relative unità di misura. [R1](#) [R2](#) [R3](#)
- 5) Contenuto d'informazione di un segnale digitale ed uno analogico. [R1](#) [R2](#)
- 6) Sensibilità al rumore di un segnale digitale ed uno analogico. [R1](#)
- 7) Segnale seriale e parallelo. Segnale attivo alto o basso. [R1](#) [R2](#)
- 8) Segnale asincrono e difficoltà nella lettura di più di un segnale per volta. [R1](#) [R2](#)
- 9) Segnale sincrono e lettura cadenzata dal clock. Parametri del segnale di clock. T_{setup} e t_{hold} [R1](#) [R2](#)
- 10) Illustra con esempi il concetto di circuito combinatorio e sequenziale. [R1](#) [R2](#)
- 11) Generazione di un segnale analogico.
- 12) Generazione di un segnale digitale non binario.
- 13) Generazione di un segnale digitale binario.

Algebra di boole e porte logiche

- 14) Quali sono le tre operazioni fondamentali dell'algebra di Boole? Tabelle della verità, simboli circuitali e descrizione a parole.

- 15)** Definizione a parole di and, or, not. [@1](#)
- 16)** Realizzazione a relais di and, or, not.
- 17)** Tabelle della verità e simboli circuitali delle operazioni logiche nand, nor, orex, norex.
- 18)** Spiega a parole le operazioni logiche nand, nor, orex e norex indicandone l'espressione algebrica. [@1](#)
- 19)** Data una tabella di verità descritta con i simboli H e L, ricava la funzione logica svolta in logica positiva e negativa.
- 20)** Enuncia a parole e nel modo più completo le fasi del progetto di un circuito logico combinatorio. [@1](#)
- 21)** Indica come da una tabella di verità si può ricavare la relativa prima forma canonica.
- 22)** Indica come da una tabella di verità si può ricavare la relativa seconda forma canonica.
- 23)** Chiarisci cosa intendi per condizione di indifferenza e spiegane la doppia utilità. [@1](#)
- 24)** Definisci cosa intendi per forma canonica e proponi due esempi (PS e SP). [@1](#)
- 25)** Cosa significa funzione logica universale? Dimostra che la nand è un'operazione logica universale.
- 26)** Cosa significa funzione logica universale? Dimostra che la nor è una operazione logica universale.
- 27)** Spiega con esempi la proprietà di dualità. [@1](#)
- 28)** Enuncia e dimostra le proprietà di idempotenza, del complemento, di annullamento e di identità
- 29)** Enuncia e dimostra il primo teorema dell'assorbimento.
- 30)** Enuncia e dimostra il secondo teorema dell'assorbimento.
- 31)** Enuncia a parole il teorema di DeMorgan che a primo membro ha l'operazione logica nand . Dimostralo.
- 32)** Enuncia a parole il teorema di DeMorgan che a primo membro ha l'operazione logica nor . Dimostralo.
- 33)** Indica i due modi secondo i quali si può realizzare con porte nand una espressione SP. [@1](#)
- 34)** Indica i due modi secondo i quali si può realizzare con porte nor una espressione PS. [@1](#)
- 35)** Con un unico enunciato, illustra i due teoremi di DeMorgan. [@1](#)
- 36)** E' possibile estendere a più di due gli ingressi delle porte logiche che tu conosci ? Commenta la tua risposta.
- 37)** Spiega perché i circuiti logici prendono il nome di porte
- 38)** Elenca le regole di minimizzazione utilizzate nel metodo delle mappe di Karnaugh. [@1](#)
- 39)** Minimizza una mappa assegnata.

40) Partendo dalla tabella di verità assegnata, minimizza la conseguente mappa di Karnaugh.

Circuiti combinatori complessi

Circuiti aritmetici

41) Spiega cosa intendi per half-adder e full-adder e come si può ottenere il secondo dal primo.

42) Progetta un full-adder partendo dalla tabella di verità.

43) Progetta un circuito di confronto.

44) Disegna e spiega un sommatore seriale, indicandone la natura non combinatoria (sequenziale).

45) Disegna e spiega un sommatore parallelo. Il problema del riporto.

Decoder e demux. mux. rom. encoder

46) Spiega che funzioni ha un circuito logico combinatorio complesso chiamato decoder o decodifica.

47) Disegna lo schema interno di un decoder a due ingressi con CS. IL livello attivo delle uscite.

48) Spiega che cosa intendi e che funzioni ha un circuito logico combinatorio complesso chiamato decoder o decodifica.

49) Spiega che funzioni ha un circuito logico combinatorio complesso chiamato multiplexer o mux.

50) Disegna lo schema logico interno di un mux a due ingressi di selezione con `C` S e uscite attive basse.

51) Spiega che funzione ha un circuito logico combinatorio complesso chiamato demultiplex in particolare in relazione alla trasmissione seriale di dati.

52) La stessa struttura circuitale può dare luogo ad applicazioni diverse. Spiega. (esempio mux e decoder).

53) Schema funzionale semplificato di una memoria Rom con relativi segnali. Evoluzione tecnologica dei tipi di Rom: Rom, Eprom, Earom e flash.

54) Spiega il termine volatile e combinatorio per una Rom; disegna lo schema encoder più decoder con i relativi segnali .

55) Disegna lo schema funzionale di un encoder o codificatore. Proponi un esempio. Spiega il concetto di priorità.

56) Disegna lo schema interno di un codificatore con porte or

57) Disegna lo schema interno di un codificatore con matrice di diodi. [@1](#)

Introduzione all'elettronica analogica

58) Spiega il funzionamento ideale di un diodo. Indica due dei principali parametri di un diodo reale r_d e V_G .

- 59)** I tre modelli del diodo. Le tre approssimazioni della caratteristica statica reale.
- 60)** Non linearità di r_d dedotta dalla caratteristica statica reale del diodo .
- 61)** Scelta del modello del diodo adeguato alla situazione in esame.
- 62)** Calcolo di I in un circuito diodo-resistenza.
- 63)** Il diodo nei data-sheet.
- 64)** Disegna e spiega la porta logica or a diodi.
- 65)** Disegna e spiega la porta logica and a diodi.
- 66)** Il transistor bipolare: simbolo tensioni e correnti.
- 67)** Definizione di h_{FE} e dipendenza da T , V_{ce} , I_c . Dispersione delle caratteristiche. Valori numerici.
- 68)** Elenca e spiega le tre situazioni di funzionamento in cui si può trovare un B.J.T. Interdizione e saturazione.
- 69)** Circuito di polarizzazione di un Bjt in zona attiva. Rappresentazione grafica dell'equazione di uscita.
- 70)** Progetta la rete di polarizzazione di un B.J.T. usato come interruttore. Polarizzazione in saturazione.
- 71)** Disegna e spiega la porta logica not realizzata con un B.J.T.

Alimentatori come esempio di circuito elettronico a piu' elementi

- 72)** Definizione di valor medio temporale e di raddrizzamento.
- 73)** Raddrizzatore ad una semionda. Valor medio in uscita.
- 74)** Raddrizzatore a doppia semionda (ponte di Graetz).
- 75)** Il circuito diodo-capacità. Analisi grafica. Livellamento.
- 76)** Calcolo approssimato del ripple nel circuito diodo-capacità-resistenza.
- 77)** Il diodo Zener. Modello a tre zone: conduzione diretta ed inversa e polarizzazione inversa per tensioni $< V_z$
- 78)** Il diodo Zener come stabilizzatore. Variazione della tensione di ingresso.
- 79)** Il diodo Zener come stabilizzatore. Variazione del carico.
- 80)** Semplice schema di un alimentatore. Discussione.
- 81)** Alimentatore con circuiti integrati. Protezione ad un BJT:
- 82)** Regolazione della tensione d'uscita.
- 83)** Aumento della corrente d'uscita.

Realizzazione elettronica di porte logiche con diodi e bjt

- 84)** Illustra i livelli di ingresso e di uscita per la tensione di un circuito T.T.L.
- 85)** Illustra i livelli di ingresso e di uscita per la corrente di un circuito T.T.L. Corrente di source e di sink.
- 86)** Illustra i livelli di ingresso e di uscita per la tensione e la corrente di un circuito realizzato in tecnologia MOS.
- 87)** Elenca i principali parametri di una famiglia logica.
- 88)** Definisci il fan-out per porte logiche TTL e CMOS.

- 89)** Definisci il margine di rumore per porte logiche TTL e CMOS
- 90)** Parla della dissipazione di potenza per porte logiche TTL e CMOS. [@1](#)
- 91)** Definisci il tempo di ritardo di propagazione per porte logiche TTL e CMOS. [@1](#)
- 92)** Illustra tre metodi di interfacciamento fra una porta logica TTL e un diodo Led.
- 93)** Calcola la resistenza di protezione di un diodo led.
- 94)** Illustra la struttura di un MOS in particolare in relazione alla capacità... di ingresso. [@1](#)
- 95)** Confronto fra le famiglie logiche TTL e MOS. [@1](#)
- 96)** Disegna e spiega lo schema elettrico semplificato dello stadio di uscita di una porta logica TTL.
- 97)** Spiega il concetto di uscita a tre stati.

Circuiti sequenziali

- 98)** Definizione di circuito sequenziale e relativa differenza con i circuiti combinatori. Paralelo analogico.
- 99)** Il latch RS: tabella logica e sua realizzazione con porte nor.
- 100)** Discuti almeno due applicazioni di un flip-flop RS.
- 101)** Il flip-flop JK: tabella logica e sua derivazione dal flip-flop RS.
- 102)** I flip-flop D e T: tabelle logiche e loro derivazione dal flip-flop JK.
- 103)** Diagramma degli stati per il flip-flop RS, JK, T e D..
- 104)** Spiega perché s'introducono i circuiti sequenziali sincroni per evitare le corse critiche.
- 105)** Illustra il problema della corretta durata del livello attivo del clock. [@1](#)
- 106)** Realizzazione di flip-flop in versione master-slave e edge-triggered. Pet, net e data lock-out.
- 107)** Parla degli ingressi asincroni (clear e preset) dei flip-flop

Circuiti sequenziali complessi e cioè contatori, registri e memorie

- 108)** Forme d'onda di un contatore asincrono realizzato con ff Tnet.
- 109)** Progetta un contatore asincrono.
- 110)** Differenze fra contatori sincroni ed asincroni.
- 111)** Stati di blocco di un contatore.
- 112)** Funzionamento di un circuito di reset automatico all'accensione e manuale.
- 113)** Parla dei registri a spostamento illustrandone struttura e tipi. Pipo, piso, sipo e siso.
- 114)** Disegna la struttura di uno shift-register con caricamento seriale e parallelo dei dati.
- 115)** Classificazione delle memorie a semiconduttore.
- 116)** Schema e funzionamento di una cella di memoria RAM statica senza enable.
- 117)** Schema e funzionamento di una cella di memoria RAM statica con enable.
- 118)** Schema e funzionamento di una cella di memoria RAM dinamica. Significato di

ciclo di refresh.

119) Organizzazione di una memoria RAM statica di dimensioni m per n . ($m, n < 4$)

120) Decodifica per righe e per colonne di un indirizzo.