



Volfango Furgani

FAMIGLIE LOGICHE

23 August 2002

global \$id,\$section; ?>

Famiglie logiche:

- [I parametri delle famiglie logiche](#)
- [Livelli di tensione TTL](#)
- [Le correnti di source e di sink](#)
- [Velocità di una famiglia logica](#)
- [Vcc](#)
- [Il consumo](#)
- [Fan-in](#)
- [La densità di integrazione](#)

I parametri delle famiglie logiche

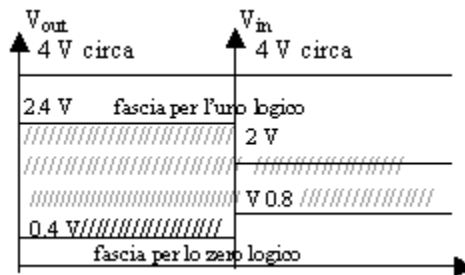
(Io alla vostra età consideravo la mia molto illogica)

Abbiamo visto come, diversi anni fa, venivano realizzate in concreto le funzioni logiche: and o or con due diodi e not con un transistor. Tale tipo di realizzazione è stata scelta perché , pur obsoleta, è molto semplice. Le moderne porte logiche sono realizzate attraverso circuiti più complessi e di difficile analisi. Perciò, a questo livello di studio, ci si limita a descrivere il comportamento esterno di questi componenti. Le famiglie logiche sono molto numerose e si possono suddividere in due sottogruppi: quelle bipolari basate sul transistor che conoscete (esempio **la TTL** Transistor Transistor Logic) e quelle unipolari basate su transistor MOS (Metallo Ossido Semiconduttore). Il transistor MOS si caratterizza perché il suo ingresso (il gate, equivalente alla ben nota base) è capacitivo grazie alla struttura Metallo Ossido Semiconduttore: precisamente Metallo e Semiconduttore costituiscono le due armature conduttrici e l'ossido (di Silicio) è un ottimo isolante. In questo modo, poiché un condensatore in corrente continua non assorbe corrente, la potenza nello stato stazionario (0 od 1) è nulla. Diverso il discorso quando il transistor cambia stato da 1 a 0 o da 0 ad 1 (brevemente: commuta). La capacità si deve caricare e scaricare; quindi circola corrente e si dissipa potenza ($P = V \cdot I$, ricordate?). La famiglia unipolare che esamineremo sarà la **CMOS** formata da transistor Complementari o diversi in modo tale da non condurre mai insieme e da ridurre così la potenza assorbita. Meno potenza si assorbe, meno c'è n'è da smaltire ed i transistor possono stare più vicini senza raggiungere temperature proibitive (nel caso siano di sesso diverso il discorso non vale: vanno in calore!). Si raggiunge così una più

alta densità di integrazione. Abbiamo molto da imparare dai transistor in fatto di integrazione.

Livelli di tensione TTL ([Dom. 94](#)) ([Dom. 1](#))

Non pensate che le porte logiche capiscano solo i 5 V. In vita mia non li ho mai visti all'uscita di una porta. La porta simula un generatore reale di tensione (il buon vecchio Thevenin) ed eroga quindi una tensione che diminuisce all'aumentare della corrente del carico per la caduta sulla resistenza interna. La situazione definita per la TTL standard è quella rappresentata in figura:

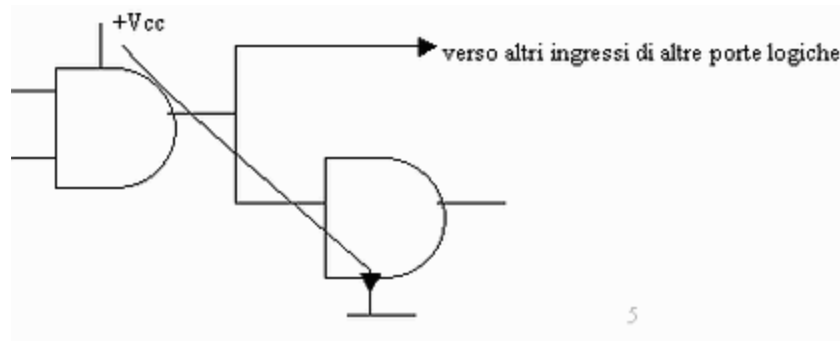


la fascia tratteggiata è proibita in quanto la lettura del valore logico può essere incerta fra 1 e 0

Come potete notare i valori logici per l'ingresso e per l'uscita sono diversi. Precisamente un disturbo può abbassare il livello alto di ulteriori 0.4 V e la porta successiva continua a leggere 1. Così, il livello alto può essere aumentato per via del solito disturbo (Maldini? Panciatichi? Boccali?) ancora di 0.4 V. Sti benedetti 0.4 V prendono il nome pomposo di immunità al rumore o **2) margine di rumore** che per le famiglie Mos è più elevato e pari al 20% circa di V_{cc} .

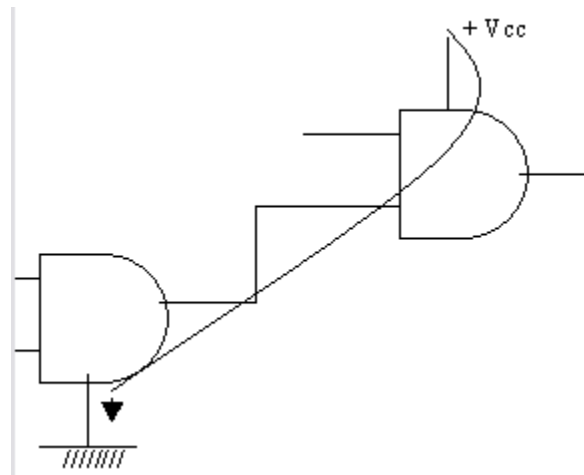
Le correnti di source e di sink ([Dom. 95](#)) ([Dom. 3](#))

L'uscita di una porta eroga corrente, l'ingresso la assorbe. Sembra logico. La corrente uscente (source o sorgente di corrente) da una porta TTL standard vale al massimo - 400 mA mentre un ingresso ne assorbe + 40mA. In genere si ritiene positiva la corrente entrante in un quadripolo e negativa quella uscente. Ecco perché ci sono quei + o -. E' facile capire da questi numeri che una uscita può pilotare un massimo di 10 ingressi perché $400/40 = 10$. 10 si dice **fan-out** sul livello alto. ([Dom. 4](#)) ([Dom. 88](#))



Questo vale sul livello alto del segnale.

Sul livello basso, l'uscita di una porta assorbe corrente, l'ingresso la eroga. A me sembra un controsenso. Ma mi sbaglio. Nella figura della pagina seguente potete vedere che, siccome la corrente deve andare dal + al -, esce dall'ingresso pilotato dal livello basso ed entra (sink o pozzo di corrente) nell'uscita della prima porta che può ingoiare fino a + 16 mA mentre un ingresso ne eroga al più 1.6 mA. Anche qui si dice che il **fan-out** (questa volta sul livello basso) è $16/1.6 = 10$. Siccome i Mos non assorbono corrente il fan-out tende all'infinito. A causa delle correnti di carica e scarica della capacità di ingresso dinamicamente si considera mediamente pari a 50.

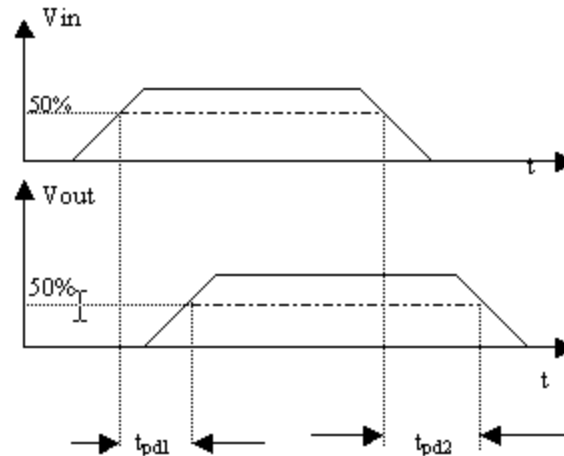


Velocità di una famiglia logica ([Dom. 91](#)) ([Dom. 5](#))

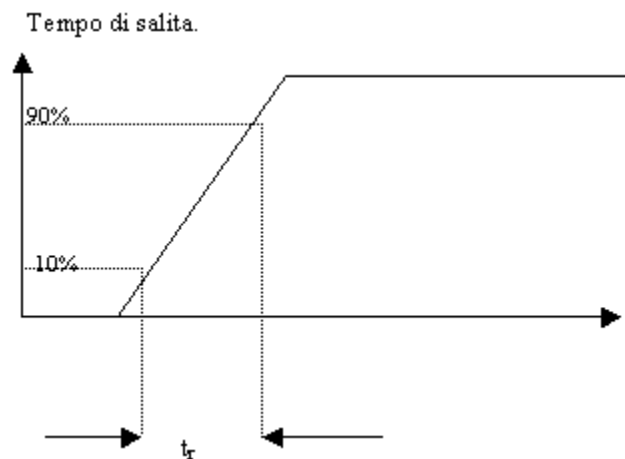
Dipende dalla velocità di carica di capacità parassite inevitabilmente presenti e più grandi nei Mos che sono più lenti..

E' quantificata attraverso la misura di tempi di ritardo. In particolare il tempo di ritardo di propagazione che misura il ritardo con cui una variazione dell'ingresso modifica l'uscita ed il tempo di salita impiegato perché l'uscita cambi di stato. La definizione precisa è data dai seguenti grafici.

Tempo di ritardo di propagazione



Il tempo di ritardo di propagazione è quello intercorrente fra il 50% del segnale di ingresso e quello di uscita. Siccome possono esser diversi sui due fronti viene definito un tempo medio pari a: $t_{pd} = (t_{pd1} + t_{pd2}) / 2$.



Il tempo di salita intercorre fra il 10% ed il 90% del fronte.

Vcc ([Dom. 6](#))

La TTL deve essere alimentata a 5 ± 0.25 V. Per la CMOS le cose vanno meglio perché il campo di variazione non è più pressoché nullo, ma può andare da 3 a 18 V.

Il consumo ([Dom. 90](#)) ([Dom. 7](#))

La potenza dissipata dipende dalla Vcc (ovviamente solo per la CMOS perché per la TTL Vcc = 5 V fissi) e dalla frequenza poiché nello stato stazionario 0 od 1 il consumo energetico è nullo per la Cmos e molto ridotto per la TTL. Invece la potenza dissipata è rilevante in commutazione e quindi dipende da quante volte cambia stato

in un secondo, cioè dalla frequenza. Per frequenze non troppo elevate la CMOS dissipa meno.

Fan-in ([Dom. 8](#))

Si definisce fan-in il numero degli ingressi disponibili. Lievemente superiore per la CMOS per la quale si hanno anche 5 o 13 ingressi.

La densità di integrazione ([Dom. 9](#))

E' superiore per la CMOS perché ogni transistor Mos è più piccolo e consuma meno.

([Dom. 10](#)) Da ultimo ricordo che il numero di **funzioni disponibili** è di solito superiore nelle famiglie Mos.