



Volfango Furgani

AMPLIFICATORE A FET

31 July 2004

Domanda:

Dato che in un amplificatore a Fet la presenza della resistenza R_d sul terminale di *Drain* fa sì che il punto di lavoro appartenga alla retta di carico con pendenza $-1/R_d$ mi chiedo quale vantaggio possa dare la presenza di R_d stessa; se infatti togliamo la resistenza R_d , il punto di lavoro è determinato dalla sola tensione presente sul Gate e la possibilità che il punto di lavoro si sposti nella zona di triodo è minore (infatti nel grafico

che rappresenta le caratteristiche tensione V_{ds} e corrente I_{ds} ci spostiamo verticalmente al variare di V_{gs} , mentre se è presente la resistenza R_d mi muovo verso sinistra, e quindi verso la regione di triodo, a causa della presenza della stessa retta di carico).

Risponde Volfango Furgani

Lei vuole togliere la R_d da un amplificatore a Jfet. E' possibile purchè la interessi un inseguitore con guadagno inferiore all'unità. Non mi pare che questo sia il nocciolo della domanda. La situazione del Jfet è questa: la corrente di drain è regolata dalla V_{gs} . Fissata la I_d , abbiamo $V_{dd} = R_d I_d + V_{ds} + R_k I_d$. La caduta su $R_d + R_k$ fissa il valore di V_{ds} e non può essere eliminata. Lei giustamente non vuole entrare nella zona triodo dove, per altro, il Jfet funziona come resistenza variabile comandata da V_{gs} . Se vuole una amplificazione, che come valore numerico, sarà generalmente inferiore a quella di un Bjt, si può evitare la zona triodo polarizzando opportunamente il Jfet.

Le propongo un esempio. Sia $V_{dd} = 12$ V e che la zona da evitare sia di 3 V. L'ampiezza massima disponibile per il segnale è quindi di 9 V da picco a picco e di 4,5 V per ogni semionda. Per evitare la distorsione V_{ds} deve valere $4.5 + 3$ V = 7,5 V. Questo valore garantisce la massima ampiezza del segnale di uscita ed evita distorsioni eccessive introdotte da un segnale superiore a 4,5 volt che farebbe entrare il Jfet nella zona triodo.